

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

FORMATION OF P-TYPE GALLIUM NITRIDE COMPOUND SEMICONDUCTOR

Patent Number: JP6314821
Publication date: 1994-11-08
Inventor(s): YAMADA TAKAO; others: 02
Applicant(s): NICHIA CHEM IND LTD
Requested Patent: ☐ JP6314821
Application Number: JP19930124889 19930428
Priority Number(s):
IPC Classification: H01L33/00; H01L21/205; H01L21/324
EC Classification:
Equivalents: JP2790235B2

Abstract

PURPOSE: To acquire a p-type layer of low resistance by realizing a low resistance of a gallium nitride compound semiconductor layer doped with a p-type dopant and by making it uniform in a depth direction by selective formation.

CONSTITUTION: After a protective film is selectively formed in a surface of a gallium nitride compound semiconductor layer doped with p-type dopant, the gallium nitride compound semiconductor layer is annealed at 400 deg.C or higher to realize a low resistance, and a difference of resistivity is provided to the same gallium nitride compound semiconductor layer.

Data supplied from the esp@cenet database - I2

(T9)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開 号

特開平6-314821

(43)公開日 平成6年(1994)11月8日

(51)Int.Cl.

H 0 1 L 33/00
21/205
21/324

識別記号

庁内整理番号

F I

技術表示箇所

C 7376-4M

C 8817-4M

審査請求 未請求 請求項の数3 F D (全 4 頁)

(21)出願番号 特願平5-124889

(22)出願日 平成5年(1993)4月28日

(71)出願人 000228057

日至化学工業株式会社

徳島県阿南市上中町岡491番地100

(72)発明者 山田 孝夫

徳島県阿南市上中町岡491番地100 日至化学工業株式会社内

(72)発明者 妹尾 雅之

徳島県阿南市上中町岡491番地100 日至化学工業株式会社内

(72)発明者 中村 修二

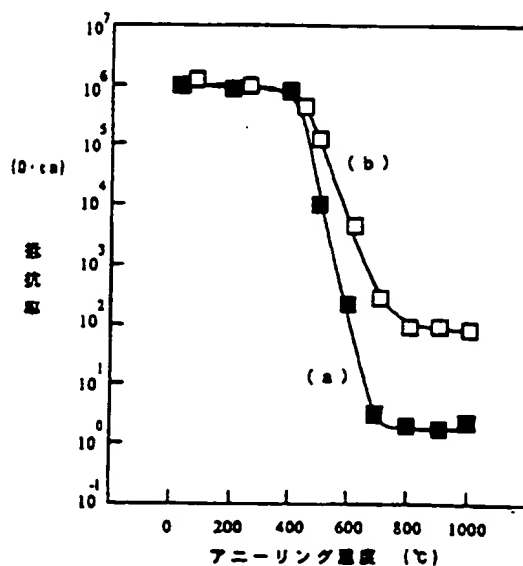
徳島県阿南市上中町岡491番地100 日至化学工業株式会社内

(54)【発明の名称】 窒化ガリウム系化合物半導体のp型化方法

(57)【要約】

【目的】 p型ドーパントをドーブした窒化ガリウム系化合物半導体層を低抵抗にすると共に、深さ方向均一に、選択的により低抵抗なp型層を得る。

【構成】 p型ドーパントをドーブした窒化ガリウム系化合物半導体層表面に選択的に保護膜を形成した後、その窒化ガリウム系化合物半導体層を400℃以上でアニーリングすることにより低抵抗にすると共に、同一窒化ガリウム系化合物半導体層に抵抗率の差を設ける。



R009786

1

【特許請求の範囲】

【請求項1】 p型ドーパントをドーブした窒化ガリウム系化合物半導体層表面に選択的に保護膜を形成した後、その窒化ガリウム系化合物半導体層を400℃以上でアニーリングすることにより低抵抗にすると共に、同一窒化ガリウム系化合物半導体層に抵抗率の差を設けることを特徴とする窒化ガリウム系化合物半導体のp型化方法。

【請求項2】 前記保護膜はシリカまたは窒化ケイ素のいずれかであることを特徴とする請求項1に記載の窒化ガリウム系化合物半導体のp型化方法。

【請求項3】 前記保護膜の幅は少なくとも20μm以上であることを特徴とする請求項1に記載の窒化ガリウム系化合物半導体のp型化方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はp型ドーパントをドーブした窒化ガリウム系化合物半導体のp型化方法に係り、特に同一窒化ガリウム系化合物半導体層内で抵抗率に差を設ける方法に関する。

【0002】

【従来の技術】 GaN、GaAlN、InGa_{0.5}N、InAlGa_{0.5}N等の窒化ガリウム系化合物半導体は直接遷移を有し、バンドギャップが1.95eV～6eVまで変化するため、発光ダイオード、レーザーダイオード等、発光素子の材料として有望視されている。現在、この材料を用いた発光素子には、n型窒化ガリウム系化合物半導体の上に、p型ドーパント（p型不純物）をドーブした高抵抗なi（insulator）型の窒化ガリウム系化合物半導体を積層したいわゆるMIS構造の青色発光ダイオードが知られている。

【0003】 MIS構造の発光素子は、一般に発光出力が非常に低く、実用化するには未だ不十分であった。高抵抗なi型を低抵抗なp型とし、発光出力を向上させたp-n接合の発光素子を実現するための技術として、例えば特開平2-257679号公報、特開平3-218325号公報において、i型窒化ガリウム系化合物半導体層に電子線を照射する技術が開示されている。また我々は、特開平3-357046号でi型窒化ガリウム系化合物半導体層を400℃以上でアニーリングすることにより低抵抗なp型とする技術を提案した。

【0004】

【発明が解決しようとする課題】 前記のようにp型化方法には大別して電子線照射とアニーリングと二種類の方法があるが、電子線照射による方法では電子線を照射した部分を選択的にp型化できるという利点があるが、電子線が照射される深さ方向のみしか低抵抗にできないという欠点がある。一方、アニーリングではp型ドーパントをドーブした窒化ガリウム系化合物半導体層深さ方向均一にp型化できるという利点はあるが、全体を

2

p型化してしまい選択的にp型化することが困難であるという欠点がある。p型ドーパントをドーブした窒化ガリウム系化合物半導体層を選択的にp型化することができれば、発光素子とした場合に例えば電流狭窄層を形成することができ、レーザーダイオード等を実現することが可能となる。従って本発明はこのような事情を鑑みて成されたもので、その目的とするところはp型ドーパントをドーブした窒化ガリウム系化合物半導体層を低抵抗にすると共に、深さ方向均一に、しかも選択的にp型化することにある。

【0005】

【課題を解決するための手段】 本発明の窒化ガリウム系化合物半導体のp型化方法は、p型ドーパントをドーブした窒化ガリウム系化合物半導体層表面に選択的に保護膜を形成した後、その窒化ガリウム系化合物半導体層を400℃以上でアニーリングすることにより低抵抗にすると共に、同一窒化ガリウム系化合物半導体層に抵抗率の差を設けることを特徴とする。

【0006】 本発明のp型化方法において、p型ドーパントをドーブした窒化ガリウム系化合物半導体とは、例えばZn、Cd、Be、Mg、Ca等公知のp型ドーパントをドーブした一般式 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$) で表される窒化ガリウム系化合物半導体という。この窒化ガリウム系化合物半導体はp型ドーパントがドーブされた状態で通常は高抵抗なi型を示す。さらに、この高抵抗な窒化ガリウム系化合物半導体を400℃以上でアニーリングすることにより、窒化ガリウム系化合物半導体は低抵抗化して、p型特性を示すようになる。我々は特開平3-357046号でこのi型窒化ガリウム系化合物半導体層に保護膜としてのキャップ層を設け、アニーリングすることにより、窒化ガリウム系化合物半導体の分解を防止すると共に、低抵抗なp型とする技術を開示したが、この保護膜をi層均一に設けるのではなく、選択的に形成することにより、また違ったp型特性が得られることを見いだした。つまり、i層が一部露出するように保護膜を選択的に形成すると、その露出した部分のi層が特に低抵抗なp型となり、保護膜を形成した部分の窒化ガリウム系化合物半導体の抵抗と、露出した部分の窒化ガリウム系化合物半導体の抵抗率とに差を設けることができる。

【0007】 保護膜の種類は400℃以上で分解する材料でなければ特に問うものではないが、蒸着、スパッタ等のCVD技術により窒化ガリウム系化合物半導体の上に形成しやすく、後にエッチングにより保護膜を剥しやすく、かつ400℃以上に耐える材料として、シリカ、窒化ケイ素のいずれかを好ましく用いることができる。

【0008】 保護膜の形状は、電流を集中させようとする窒化ガリウム系化合物半導体の位置、形状等によって自由に変えることができる。ただ、保護膜の大きさは窒化ガリウム系化合物半導体に少なくとも20μm以上の

3

幅で形成することが好ましい。20 μ mより少ない幅で形成しても同一窒化ガリウム系化合物半導体に抵抗率の差を設けることはできるが、形成した部分と形成していない部分との抵抗率の差が小さくなるため、発光素子にした場合、低抵抗部分に電流を集中させて流すという目的では、その目的を達成するには不十分となる傾向にある。

【0009】アニーリング時間はアニーリング温度による窒化ガリウム系化合物半導体の分解を考慮して適宜変更する。保護膜を設けることによりある程度の分解を抑制することはできるが、高温で長時間行うと保護膜を設けた部分の抵抗率と、設けていない部分の抵抗率とが接近しやすくなり、同じく前記目的を達成するには不十分となる傾向にある。

【0010】

【作用】ZnドープGa_{0.9}N層の上にSiO₂よりなる保護膜を選択的に形成し、そのZnドープGa_{0.9}N層をアニーリングした後、SiO₂膜を取り除き、保護膜を形成した部分と、保護膜を形成していない部分とにそれぞれ2つの電極を付着して、アニーリング温度によるZnドープGa_{0.9}N層の抵抗率を測定した結果を図1に示す。この図において(a)は保護膜を形成していない部分、

(b)は保護膜を形成した部分のZnドープGa_{0.9}N層の抵抗率を示している。この図に示すように400℃以上でアニーリングすることにより、ZnドープGa_{0.9}N層の抵抗率は急激に減少するが、保護膜を形成した部分と保護膜を形成していない部分とでは、同一ZnドープGa_{0.9}N層中で抵抗率の差が現れていることがわかる。従って、アニーリングによって低抵抗になったこのp型Ga_{0.9}N層に電極を形成して通電すると、電流はより低抵抗な(a)の領域に集中して流れるため、例えばレーザー素子を実現した場合に、ここで電流狭窄層を形成することができる。

【0011】アニーリングにより低抵抗なp型窒化ガリウム系化合物半導体層が得られるようになる理由は次のとおりである。気相成長法により窒化ガリウム系化合物半導体を成長させる場合、N源としてアンモニア、キャリアガスとして水素等の水素または水素を含む化合物が使用される。この水素がp型ドーパント(M)をドーブした窒化ガリウム系化合物半導体の中でp型ドーパントとM-Hの形で結合して正常なp型ドーパントとして作用するのを妨げていると考えられる。そこでアニーリングによりM-Hの形で結合したp型ドーパントからHを熱的に解離することによりp型ドーパントが正常にアクセプターとして作用して抵抗率が減少する。本発明のように保護膜を選択的に形成した場合、保護膜の下の窒化ガリウム系化合物半導体は加熱による分解が防止されたとともに、水素が出ていき抵抗率が減少する。一方、保護膜のない方の窒化ガリウム系化合物半導体表面は多少分解するが、外部に露出されているため、水素が抜ける

4

量が圧倒的に多くなり、抵抗率に差が現れると考えられる。しかし、保護膜の幅を狭くすると、保護膜の下の水素が多少移動して抜けるため、保護膜を形成した部分と形成していない部分との抵抗率の差が小さくなると考えられる。

【0012】

【実施例】

【実施例1】サファイア基板上に成長された500 μ m角のMgドープGa_{0.9}Al_{0.1}N層2の両側に、図2、および図3に示すように240 μ mの幅のSiO₂よりなる保護膜1を蒸着により、厚さ2 μ mで形成する。

【0013】保護膜を形成した後、アニーリング装置で窒素雰囲気中、700℃、2分間のアニーリングを行う。アニーリング後、フッ酸でSiO₂膜を除去し、保護膜を形成した部分と、形成していない部分とにそれぞれ2つずつ電極を形成し、その抵抗率を測定したところ、保護膜を形成した部分は100 Ω ・cmであったのに対し、保護膜を形成していない部分は2 Ω ・cmであった。

【0014】【実施例2】MOCVD法により、サファイア基板上にGa_{0.9}Nバッファ層と、Siドープn型Ga_{0.9}N層と、Siドープn型InGa_{0.9}N層と、MgドープGa_{0.9}N層とを順に積層し、発光素子の構造としたウエハを用意する。

【0015】次にそのウエハの最上層であるMgドープGa_{0.9}N層上に、実施例1と同様に500 μ m角のチップに、窒化ケイ素よりなる保護膜を形成した後、アニーリング時間を5分とする他は実施例1と同様にしてアニーリングを行った。

【0016】その後、常法に従いウエハをチップ上にカットし、n型Ga_{0.9}N層、p型Ga_{0.9}N層に電極を形成して発光ダイオードとして発光させたところ、保護膜を形成せずに全面p型化したものに比して、順方向電圧は1/3以下に減少し、発光出力は2倍以上向上した。

【0017】

【発明の効果】以上説明したように、本発明の方法によるとp型ドーパントをドーブした高抵抗な窒化ガリウム系化合物半導体を低抵抗にすると共に、同一窒化ガリウム系化合物半導体層内で抵抗率の差を設けることができる。そのため、実施例2に示すように本発明の方法を用いて発光素子のp型層内で特に低抵抗部分を設けると、電流はこの低抵抗な部分を集中して流れ、電流密度が増大して、注入キャリアが集中する。その結果、発光素子の順方向電圧が下がり、発光出力を増大させることができる。

【0018】

【図面の簡単な説明】

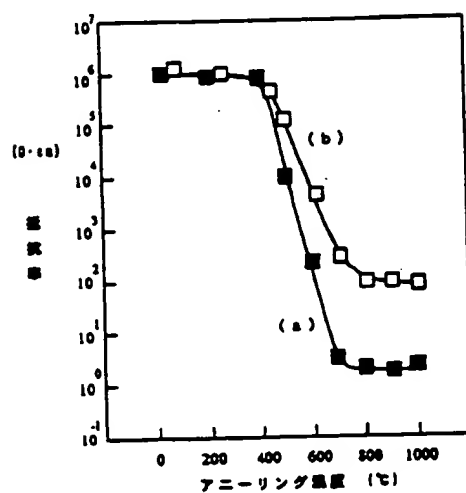
【図1】 p型ドーパントがドーブされた窒化ガリウム系化合物半導体のアニーリング温度と抵抗率との関係を示す図。

5

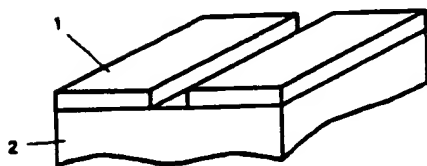
【図2】 本発明の一実施例による保護膜が形成された窒化ガリウム系化合物半導体の構造を示す模式断面図。

【図3】 図2の窒化ガリウム系化合物半導体の構造を示す斜視図。

【図1】



【図3】



6

【符号の説明】

1 保護膜

2 p型ドーパントがドーピングされた窒化ガリウム系化合物半導体

【図2】

